

JP 403242938 A
OCT 1991

Best Available Copy

(54) SEMICONDUCTOR DEVICE

(11) 3-242938 (A) (43) 29.10.1991 (19) JP

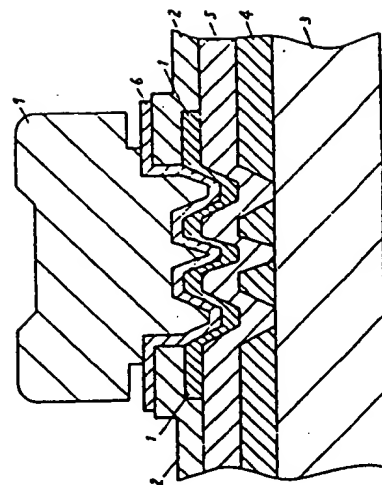
(21) Appl. No. 2-40004 (22) 21.2.1990

(71) MATSUSHITA ELECTRON CORP (72) TAKASHI MATSUMURA

(51) Int. Cl.⁴ H01L21/321

PURPOSE: To enlarge the area of contact of a bump electrode with a pad and thereby to lower a contact resistance and to enable attainment of high-density packaging by a method wherein the pad in contact with the bump electrode and the surface of the ground of the pad are shaped in indentation.

CONSTITUTION: In a region wherein a bump electrode 7 is formed, a silicon nitride film is made to remain in the shape of a lattice in a region under an opening part of a pad 1, and a field oxide film 4 is made to grow. Then a plurality of field oxide films 4 grow at some distance from each other in the region under the opening part of the pad 1, and an indented shape is formed as the shape of a section. When an interlayer insulation film 5 is made to grow and stick on the films and the pad 1 constructed of a wiring metal layer of Al or the like is formed subsequently, their surfaces are indented in accordance with the shape of the ground. Next, a surface protection film 2 is made to grow and stick thereon, the central part of the pad 1 is opened, a barrier metal layer 6 of which the central part has an indented shape is laminated so that it covers the exposed opening part of the pad 1 and the surface protection film 2 around the opening part, and the bump electrode 7 is formed thereon. According to this method, the area of contact of the pad 1 with the barrier metal layer 6 and the bump electrode 7 is enlarged and attainment of high-density packaging is enabled.



257/737

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-242938

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)10月29日

H 01 L 21/321

6940-5F H 01 L 21/92

C

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 平2-40004

⑰ 出 願 平2(1990)2月21日

⑱ 発 明 者 松 村 隆 司 大阪府門真市大字門真1006番地 松下電子工業株式会社内

⑲ 出 願 人 松下電子工業株式会社 大阪府門真市大字門真1006番地

⑳ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

半導体基板上に形成された、配線金属層の一部からなるパッドと、そのパッドの中央部を開口させて形成された表面保護膜と、前記パッド開口部とその周辺を覆って形成されたパンプ電極構造を有する半導体装置において、前記パッド開口部およびその下地表面が凹凸形状を有することを特徴とする半導体装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、パンプ電極とパッド間の接触抵抗が小さく、かつ密着強度が高い半導体装置に関する。

従来の技術

半導体装置を高密度で実装する手法の一つとして、フィルムキャリアまたはTAB(テープ・オートメテッド・ボンディング)法と呼ばれる技

術がある。これは半導体装置の表面に設けられたパッド(電極)上にAu等でパンプ電極を形成し、これらのパッドの配置に対応して用意されたCu箔製のインナーリード群とを一括ボンディングし、さらにインナーリード群の他端をプリント基板等の電極にボンディングする実装技術である。

この実装法を実施するための半導体装置のパッド近傍は第2図に示すように、Al等の配線金属層の一部で形成したパッド11の中央付近を除いてシリコン窒化膜等の表面保護膜12で覆われている。またこの時、配線金属層の一部で形成したパッド11は、シリコン基板13の上の素子分離用のフィールド酸化膜14とその上に形成された、表面が平坦な導体層分離用のPSG(リン・ケイ酸ガラス)等からなる層間絶縁膜15の上に形成されている。

つぎに表面保護膜12開口部に露出したパッド11開口部表面とその周囲の表面保護膜12を覆って、例えばNi-Cr-Au、Ti-Pd等

の2～3種の金属薄膜を積層してバリアメタル層16が設けられ、その上に少なくともパッド11開口部を完全に覆い、さらにそのパッド開口部の周囲をも、5～10 μ mの幅で覆うようにAu等で10～20 μ mの高さのバンプ電極17が形成されている。このバンプ電極17はその頂上面において、たとえばSnメッキを施したCu箔で作られたインナーリードと熱圧着によって接合される。

発明が解決しようとする課題

このような従来の半導体装置では、高密度実装を実現しようとする、表面保護膜12の開口部面積が狭くなり、バンプ電極17とパッド11間の接触抵抗が大きくなり、また平坦面上にパッド11が設けられているため、インナーリードとの熱圧着時にパッド11とバリアメタル層16の界面で剥離が生じやすい。

本発明は上記課題を解決するもので、信頼性の高い高密度実装が可能な半導体装置の提供を目的としている。

- 3 -

膜、3はシリコン基板、4は素子分離用のフィールド酸化膜、5は導体層分離用のPSG等からなる層間絶縁膜、6はバリアメタル層、7はバンプ電極である。

バンプ電極7を形成する領域において、まずシリコン基板3上に、写真蝕刻技術、エッチング技術、熱酸化技術等によりフィールド酸化膜4のパターンを形成する。このフィールド酸化膜4は本来、トランジスタを形成する領域あるいは基板拡散層とのコンタクトをとる領域を除いて全面に形成されるものであるが、本実施例ではパッド11開口部分の下領域において、このフィールド酸化膜4を選択的に成長させ、凹凸を形成している。すなわち、フィールド酸化膜4成長時に通常マスク層として用いるシリコン酸化膜を、パッド11開口部分の下領域において格子状に残しておき、この状態で、通常のフィールド酸化膜4の成長を行えば、パッド11開口部分の下領域には、図に示すように、フィールド酸化膜4が複数、互いに距離をおいて成長する。このようにして、新たな

課題を解決するための手段

本発明は上記目的を達成するために、配線金属層の一部で形成されたパッドと、そのパッドの中央付近のみを開口させて形成された表面保護膜と、そのパッド開口部とその周辺を覆って形成されたバンプ電極を有する半導体装置において、パッド開口部およびその下地表面が凹凸の形状を有するような構造にしている。

作用

本発明は上記した構成により、表面保護膜の開口部面積が小さくても、パッドとバリアメタル層とバンプ電極のそれぞれの接触面積が広くなる。その結果、接触抵抗が小さくなり、インナーリードとの熱圧着の際の上から加わる力に対して機械的強度が著しく向上する。

実施例

以下、本発明の一実施例について第1図を参照しながら説明する。

図において、1はAl等の配線金属層の一部からなるパッド、2はシリコン酸化膜等の表面保護

- 4 -

マスク工程、エッチング工程を何ら追加することなく、断面形状として凹凸形状が形成される。つぎに、PSG等の層間絶縁膜5を成長付着する。この時、層間絶縁膜5は、下地の形状にしたがって形成されるのでフィールド酸化膜4と同様に凹凸の形状を示す。さらに、Al等の配線金属層よりなるパッド1を気相成長技術、写真蝕刻技術、エッチング技術等により形成する。この場合も下地形状にしたがって表面が凹凸形状を示す。つぎにシリコン酸化膜等の表面保護膜2を成長付着させ、パッド1の中央部分を開口させる。つぎに表面保護膜2開口部に露出したパッド1開口部とその周辺の表面保護膜2を覆ってTi-Pd等の金属薄膜からなる、中央部が凹凸形状のバリアメタル層6を積層する。その上に少なくともパッド1開口部を完全に覆い、さらにパッド1開口部の周囲の表面保護膜2とその上のバリアメタル層6を覆うようにAu等のバンプ電極7を電気メッキ法等で形成する。

なお、この実施例では、フィールド酸化膜4

- 5 -

- 6 -

て凹凸のパターンを形成したが、層間絶縁膜 5 やシリコン基板 3 で凹凸のパターンを形成しても何らさしつかえない。

また用途によってはバリアメタル層 6 を用いない場合もあり、フィールド酸化膜 4、層間絶縁膜 5 の一方または両方とも使用しない場合もある。両方とも使用しない場合は、シリコン基板 3 にパッド 1 を直接つけることになる。いずれの場合もパッド 1 開口部とその下地になる表面が凹凸形状であればよい。またシリコン基板 1 は他の半導体基板にも適用できる。

発明の効果

以上の実施例から明らかなように、本発明によれば、パンプ電極を有する半導体装置において、パンプ電極に接触するパッドおよびその下地表面を凹凸形状にすることにより、パンプ電極とパッドの接触面積を広くして接触抵抗を下げることができ、また接触部分が凹凸形状であるため機械的強度も向上した信頼性の高い、高密度実装が可能な半導体装置が実現できる。

4. 図面の簡単な説明

第 1 図は本発明の一実施例の半導体装置の要部断面図、第 2 図は従来の半導体装置の要部断面図である。

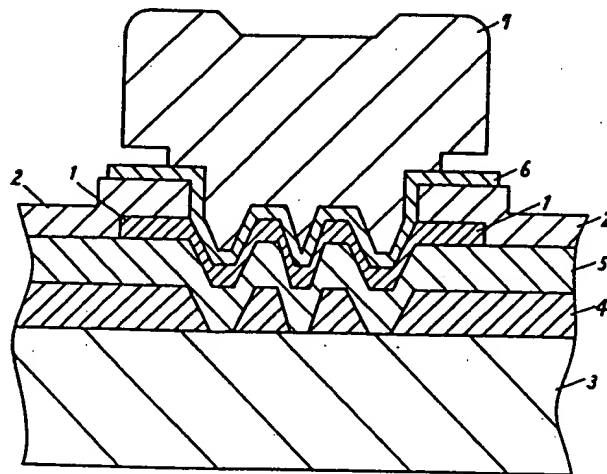
1 ……パッド、2 ……表面保護膜、3 ……シリコン基板（半導体基板）、7 ……パンプ電極。

代理人の氏名 井理士 栗野重孝 ほか 1 名

— 7 —

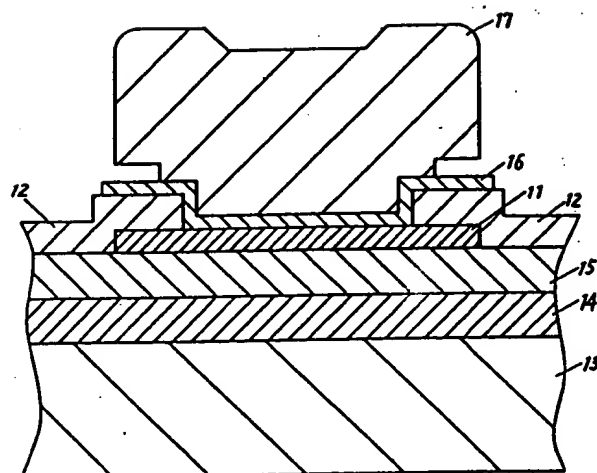
第 1 図

1…パッド
2…表面保護膜
3…シリコン基板(半導体基板)
7…パンプ電極



— 8 —

第 2 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.